

基于国产飞腾M6678的大尺寸脉压算法的实现

雷 星 王莉娜 成沙辉

陕西黄河集团有限公司 陕西 西安 710043

摘 要：脉冲压缩是雷达信号处理的主要手段，雷达信号处理硬件正向高数据率、大带宽、高集成度的趋势迭代，同时以脉压为基础的复杂算法对雷达的实时性与高精度也提出了新要求，脉压算法面对的运算量大幅增加，基于多核处理器的大尺寸脉压并行实现方式成为解决该问题的重要手段。我国现役雷达中应用的DSP芯片很多依赖于国外进口，近年来美国的芯片管制措施对我国的国防安全提出了严峻的考验。提高雷达的自主可控性对大尺寸脉压的硬件平台提出了国产化的要求。国防科技大学自主研发的国产化DSP飞腾M6678，在性能上已经达到甚至超越了国外同类产品。本文从关键算法优化、多核任务管理两方面进行设计阐述，并在FT-M6678平台上进行了大尺寸脉压算法的验证实验，给出了其与TI公司TMS320C6678芯片的算法处理耗时对比。实验结果表明基于国产化FT-M6678的大尺寸脉压算法的性能得到了明显提升。

关键词：大尺寸脉压；FT-M6678；国产化DSP

1 引言

脉冲压缩算法是雷达信号处理中最常见、最基本的方法之一。随着当前雷达信号处理硬件平台向着大带宽、高采样率、高集成度的方向快速迭代，以及诸如SAR成像等以脉压运算为基础的信号处理算法对高复杂度与强实时性的要求，使得信号处理算法面临的数据处理压力大大增加，多核数字信号处理器（DSP）成为解决该问题的重要手段。

目前美国德州仪器（TI）公司推出的TMS320C6678芯片在雷达信号处理、图像处理、语言处理和通信等领域得到了广泛的应用。但随着近年来的中美贸易战和芯片禁运措施出台，芯片国产化道路任重道远。由国防科技大学自主研发的飞腾系列DSP芯片对标TMS320C6678芯片，在专用性能方面采用流处理器方式，提高了专用计算性能的同时，也能显著降低功耗^[1]。飞腾M6678支持多核定点和浮点运算，而且具有易扩展、软件兼容度高的特点，因此适合作为研究算法和优化的硬件平台^[2]。雷达信号处理的许多算法都是基于脉冲压缩处理，因此在FT-M6678上实现大尺寸脉压功能，对于推进我国雷达装备的国产化进程具有重要意义。当前很少见到在该平台上实现雷达信号处理功能的相关文献，为此本文将研究面向飞腾M6678的大尺寸脉压算法的实现，希望能为其它国产化任务的开展提供借鉴与参考，构建国产芯片的生态体系。

数字信号处理的主要工具是傅里叶变换（FT），工程中常用的是它的快速算法——快速傅里叶变换（FFT）。脉压算法的核心便是FFT运算，然而大尺寸

脉压算法的使用性能受硬件平台和程序优化效果的影响较大，不同的芯片、不同的参数设置、不同的任务分配模式，可能会导致大尺寸脉压的实时性效果截然不同。本文将基于飞腾M6678平台，从大尺寸脉压算法的优化以及FT-M6678多核任务管理两方面进行分析设计，进行了大尺寸脉压算法的验证实验，并给出其与TI公司TMS320C6678芯片的算法处理耗时对比。

2 大尺寸脉压的并行化设计

频域脉压的核心算法是：FFT、匹配滤波器系数相乘、IFFT。这三个步骤涉及到大量的矩阵转置、相乘、存储等运算，而飞腾M6678的L2D内核空间有限，不支持过大尺寸的脉压操作，而在核外空间如DDR3中处理则效率会明显降低，因此大尺寸脉压的实时性主要受数据量与内存空间的限制。

对于上述问题，可以通过将一维数据拆分为二维、多核同步并行计算的方式解决。将大数据包拆分成小数据块，将脉压任务均分至飞腾M6678的8个核中，这样可以有效地减轻每个核的数据处理压力，并能高效的利用核内空间。

若输入数据长度为 N ，大尺寸FFT的拆分原理如下所示。

DFT公式^[5]：

$$y(k) = \sum_{n=0}^{N-1} x_n W_N^{nk} \quad k=0,1,2,\dots,N-1$$

令 $N=N_1 \times N_2$ ，因此下标 $n=n_1+n_2N_1$ ， $k=k_1+k_2N_2$ ，则：

$$x(n) = x(n_2, n_1), \quad n_1 < N_1, \quad n_2 < N_2$$

$$y(k) = y(k_2, k_1), \quad k_1 < N_1, \quad k_2 < N_2$$

代入DFT公式:

$$y(k_2, k_1) = \sum_{n_1=0}^{N_1-1} \left\{ \sum_{n_2=0}^{N_2-1} x((N_2 n_1 + n_2) W_{N_1}^{n_1 k_1}) W_{N_1}^{n_2 k_1} \right\} W_{N_2}^{n_2 k_2}$$

由上式可知: 假设回波信号为 $x(n)$, 长度为 $N = N_1 \times N_2$, 需要对其做FFT运算, 则可将 $N_1 \times N_2$ 个一维数据分解为一个 N_1 行 N_2 列的二维数组, 每行末尾数据所在的内存地址与下一行首个数据所在内存地址相邻, 同一列上下两行数据所在内存地址相差 N_2 个地址单元。首先进行 N_2 次 N_1 点FFT, 然后乘以旋转因子, 再进行 N_1 次 N_2 点FFT, 最后译序即可得到全部数据的FFT结果。

3 基于飞腾 M6678 的大尺寸脉压算法实现

3.1 飞腾M6678芯片架构

飞腾M6678芯片架构, 它含有8颗FT-M66x内核, 每个内核工作频率1GHz, 每个核有512KB的L2空间^[3]。MSM提供了可被包括8个FT-M66x内核、DMA控制器等在内的所有主机访问的4MB的片上共享SRAM。同时还可挂载DDR3以扩展外部存储空间。在时钟频率为1333MHz (最大频率) 时, DDR3可提供高达10.664GB/s的通信带宽; 在1GHz的DSP主频下, MSMC可提供高达64GB/s的通信带宽^[4]。

3.2 内存分配策略

合理的内存分配策略, 有助于提高程序的运行效率。对于内存的分配, 主要考虑存储器大小、存储器带宽两个方面。越靠近内核的存储器, 带宽越高, 数据的读取越快。几个内存区离核心的远近, L1最靠近内核, 其次是L2, 接着是MSMC, 最后是DDR3。

对于收到的大量数据, 由于其大小往往会超过L1/L2的大小, 因此可将其放在距离核心较远的DDR3上。在对数据进行脉压处理时, 由于已经将大尺寸数据拆分成几个核分别能处理的小段, 因此可以通过DMA将每个核对应部分的数据搬到相应的动态内存上, 将动态内存所在的堆区放在L2, 这样可以大幅度提升数据的处理速度。对于程序中一些共用的结构体和全局变量, 例如本文中需要用到的FFT、IFFT的旋转因子, 可以将其事先放在MSMC上, 8个核能共同访问的同时, 还能提高数据的读取速度。

3.3 多核任务分配与调度

飞腾M6678共8个核, 本文将8个FT-M66x内核分别划分为主核和从核, 其中Core 0设为主核, Core 1-7设为从核。由主核负责对大尺寸脉压任务进行分配、统筹和同步。每个核相互独立, 运行相同的算法处理不同的数据, 此种模式下数据处理时间可接近单核的八分之一, 每个核采用的算法完全相同, 易于工程实现。本文采用

的8核主从之间的关系如下图1所示, 核间同步采用IPC通信方式。

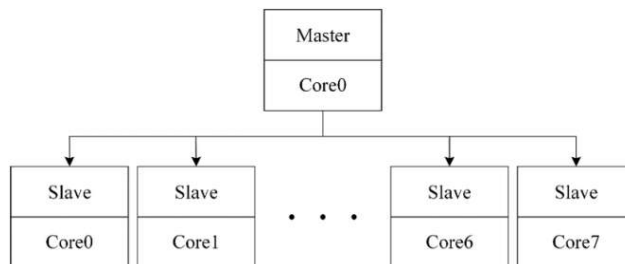


图1 核间主从模式关系

由于脉压运算采用了FFT算法, 因此需要对收到的数据先进行补零处理, 然后根据脉压运算点数将数据拆分成二维数组。本文在进行大尺寸数据拆分时, 首先考虑将行列均拆成 2^n 形式的数组, 这样在做FFT运算时, 省去了中间过程补零的麻烦, 只在信号末端补零即可。

结合第2节所述的大尺寸FFT的二维矩阵拆分原理, 可以通过下述步骤进行大尺寸脉压计算的控制和处理流程:

- 1) Core0根据脉压点数决定是否需要将输入信号补零;
- 2) Core0将补零后的数据拆分为 $N_1 \times N_2$ 大小的二维矩阵;
- 3) Core0给Core1-7发送8核任务起始同步标志, 并等待从核响应IDLE状态回复;
- 4) Core0给Core1-7发送第一次迭代运算开始标志, 8核同步进行 N_2 次 N_1 点FFT;
- 5) 各核分别完成 N_2 次 N_1 点FFT结果乘旋转因子;
- 6) Core0等待Core1-7发送各核第一次迭代运算完毕标志;
- 7) Core0给Core1-7发送第二次迭代运算开始标志, 8核同步进行 N_1 次 N_2 点FFT;
- 8) Core0等待Core1-7发送各核第二次迭代运算完毕标志;
- 9) 乘以匹配滤波系数
- 10) IFFT (步骤同FFT, 只是旋转因子改为IFFT的旋转因子)
- 11) 得到脉压结果。

4 测试结果及分析

4.1 基于飞腾M6678的大尺寸脉压算法精度分析

a) 基于MATLAB仿真的一维FFT算法和大尺寸数据拆分的二维FFT算法对比

采用同一信号作为常规一维FFT算法和本文采用的大尺寸数据拆分的二维FFT算法的共同输入, FFT点数均为

65536点，在MATLAB平台分别进行仿真计算，结果如图

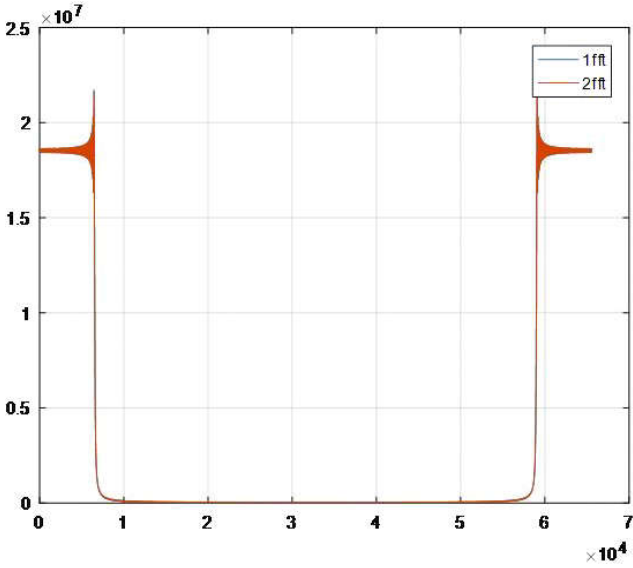


图2 一维FFT与二维FFT的结果对比

由图3可以看出，一维FFT计算结果和二维FFT结果存在一定的误差，误差最大值为7.2，但是由于FFT结果的幅值量级为 10^7 ，因此误差可以忽略不计。

b) 飞腾M6678板卡实测大尺寸脉压算法结果与MATLAB仿真结果对比

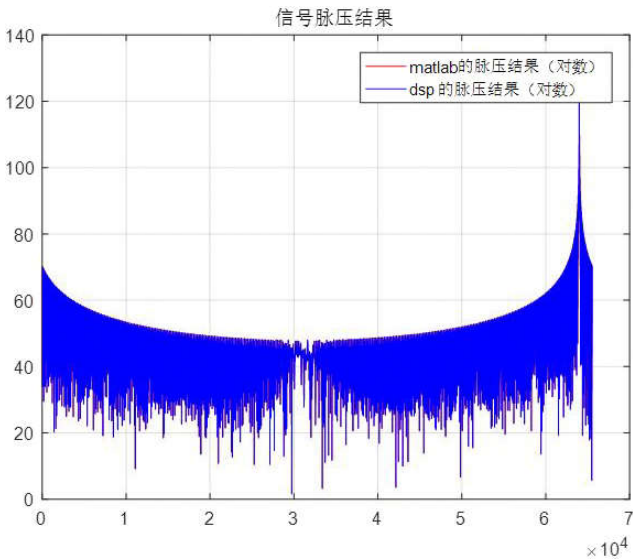


图4 飞腾6678板卡实测结果与MATLAB仿真结果对比

由图5可以看出，matlab计算脉压（取对数）与dsp计算脉压（取对数）存在误差，误差最大值为0.33，相对于ifft后幅值为120的量级，误差很小。

4.2 大尺寸脉压算法在飞腾M6678与TMS320C6678上的实时性对比

高实时性是雷达信号处理最重要的性能指标

2所示，两种算法的误差如图3所示。

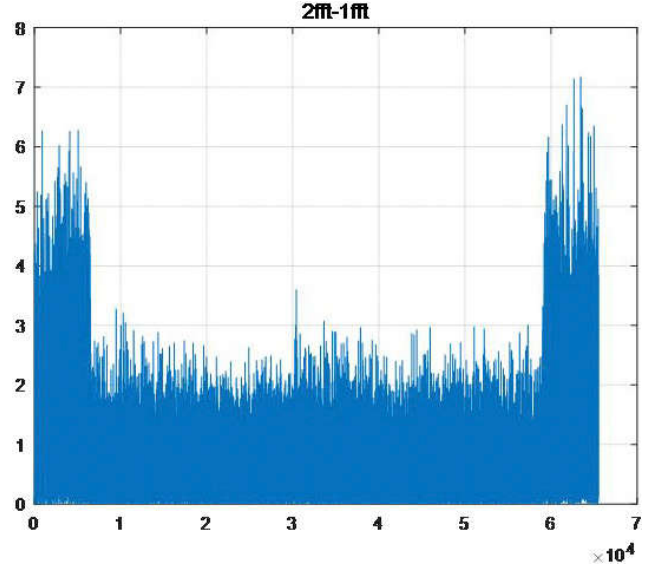


图3 一维FFT与二维FFT方法的计算误差

采用a)中的同一信号作为大尺寸脉压算法的输入，脉压FFT点数为65536点，在飞腾M6678板卡上进行算法实测，并与MATLAB仿真计算结果进行对比，两种平台计算结果如图4所示，误差如图5所示。

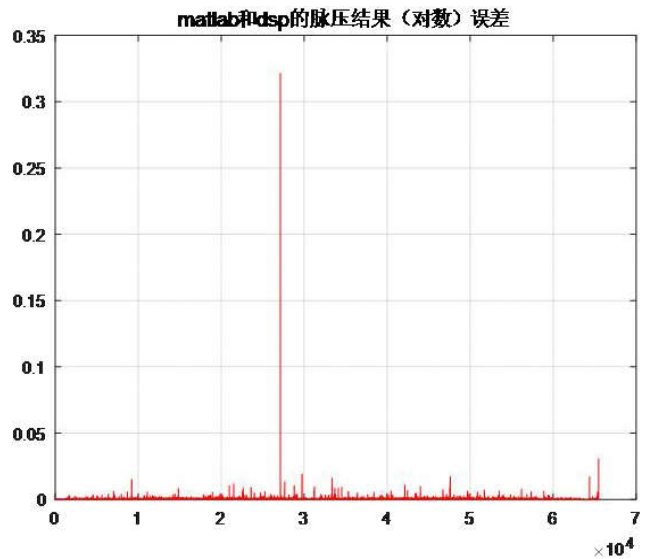


图5 飞腾6678板卡实测结果与MATLAB仿真结果误差

之一。本文主要基于飞腾M6678与目前比较常用的TMS320C6678这两种硬件平台，对不同FFT点数的信号进行脉压运算并统计耗时，以验证基于飞腾M6678芯片的大尺寸脉压并行运算的高实时性能。算法保证在两个平台中的参数一致、处理流程一致，两个平台的运算耗时对比如表1所示。

表1 大尺寸脉压算法在两个平台上的运行耗时对比

FFT点数	飞腾M6678运行时间 (us)	TMS320C6678运行时间 (us)
512	30	31
1024	56	56
2048	112	131
4096	151	166
8192	244	264
16384	415	434
32768	749	768
65536	1426	1521

4.3 测试结论

由4.1、4.2节中数据对比可知，本文设计的基于飞腾M6678的大尺寸脉压算法的运算精度高、实时性好，性能较同类产品得到了提升。

结束语

随着硬件平台的快速发展及各种基于脉压处理的高复杂度算法对于雷达信号处理的实时性和精确度的需求，使得大尺寸脉压处理的数据量数倍增加。同时，硬件平台性能、数据处理方式、内存分配、多核任务调度等因素都制约着大尺寸脉压算法的使用性能。不同的平

台、不同的参数和处理方法，得到的实时性结果可能截然不同。不少现役雷达在实现雷达信号处理相关功能时依赖国外进口的DSP计算芯片，这在当前芯片禁运的背景下，存在巨大的国家安全风险。飞腾M6678作为一款完全自主知识产权的国产高性能DSP芯片，是替换国外同类产品，实现雷达装备国产化的一款重要产品。本文通过对大尺寸脉压核心算法的分析与优化，基于国产DSP硬件平台飞腾M6678，对大尺寸脉压算法的拆分原理和内存分配、多核任务调度及工程实现给出了相应的阐述，并证明了其性能的优越性，对于雷达信号处理平台国产化具有较高的实用价值和参考意义。

参考文献

- [1]潘彤春,邝英杰.DSP技术在雷达信号处理中的应用探究[J].科学与信息化,2020(5):6.
- [2]陈思宇,陈雪.国产自主可控嵌入式处理器概述[J].信息通信,2018(4):283-284.
- [3]夏际金,梁之勇,崔留争.多核并行的大点数FFT、IFFT设计[J].火控雷达技术,2016,45(1):64-68.
- [4]王正行,曾令将.基于飞腾M6678的向量数学库优化技术研究[J].舰船电子工程,2021,41(3):102-106.