

# 基于数字信号处理的信号调理器设计与性能评估

马宏韬

四川九强通信科技有限公司 四川 绵阳 621000

**摘要:** 本文介绍了基于数字信号处理的信号调理器设计与性能评估方法。首先阐述了数字信号处理与信号调理的基础理论,然后详细描述了信号调理器的硬件设计和软件设计,包括系统架构、关键电路设计、PCB设计与优化、软件系统总体设计以及信号采集、数字处理、输出控制、人机交互等程序设计。最后,通过测试方案设计,对信号调理器的性能进行了全面评估,结果表明调理器在各方面均表现优异,验证了数字信号处理技术在信号调理中的优势。

**关键词:** 数字信号处理; 信号调理器设计; 性能评估

## 1 数字信号处理与信号调理的基础理论

### 1.1 数字信号处理的基本概念

数字信号处理(Digital Signal Processing, DSP)是通过数学算法对数字信号进行变换、分析、合成等处理的技术。其核心在于将模拟信号转换为数字信号后,利用数字系统的可编程性和高精度计算能力,实现对信号的滤波、频谱分析、特征提取等操作。与模拟信号处理相比,数字信号处理具有抗干扰能力强、精度高、可重复性好、易于集成和升级等优势。典型的数字信号处理流程包括信号采样、模数转换、数字处理、数模转换等环节,其中采样定理(奈奎斯特采样定理)奠定了数字信号处理的理论基础,要求采样频率至少为信号最高频率的2倍,以保证信号无失真还原。

### 1.2 信号调理的概念

信号调理是指对传感器输出的原始信号进行放大、滤波、隔离、线性化等处理,使其符合后续数字处理系统输入要求的过程。原始信号通常存在幅度小、噪声大、形式不规则等问题,例如传感器输出的微弱电压信号(mV级)需要放大至ADC的有效输入范围(如0-5V),同时滤除环境噪声和干扰信号。信号调理的核心功能包括:电平转换、增益控制、滤波降噪、阻抗匹配、信号隔离等。

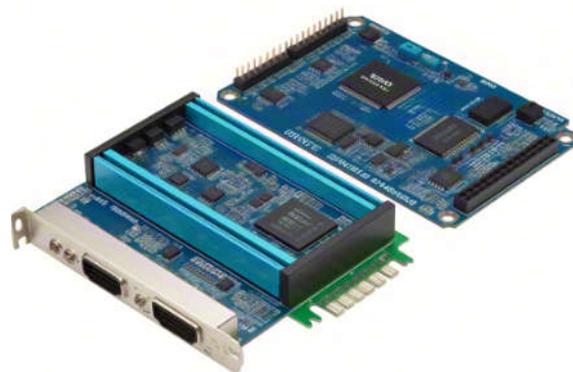
### 1.3 数字信号处理在信号调理中的实现方法

数字信号处理在信号调理中的应用主要通过“模拟前端+数字处理”的架构实现。具体方法包括:(1)模数转换与数字预处理:通过高精度ADC将模拟信号转换为数字信号,利用数字预处理算法(如自动增益控制AGC)调整信号动态范围;(2)数字滤波替代模拟滤波:用FIR(有限冲激响应)、IIR(无限冲激响应)等数字滤波器替代传统RC滤波器,通过软件算法实现低通、高通、带通等滤波特性,避免模拟滤波器的元件漂

移问题;(3)非线性校正与校准:针对传感器的非线性特性,通过数字查表、多项式拟合等方法实现线性化校正;(4)噪声抑制算法:采用小波降噪、卡尔曼滤波等算法抑制白噪声、脉冲干扰等,提升信号信噪比。某压力传感器调理案例显示,采用数字信号处理后,信号噪声水平从50mV降至5mV,非线性误差从0.5%降至0.1%,验证了数字调理技术的优势。

## 2 数字信号处理的信号调理器硬件设计

### 2.1 系统架构设计



信号调理器三级模块化架构示意图

信号调理器采用“输入适配-数字处理-输出驱动”的三级模块化架构,如图1所示。输入模块包含信号放大、抗混叠滤波电路,将传感器输出的 $\pm 10\text{mV} \sim \pm 10\text{V}$ 信号调理至ADC的0-5V输入范围;数字处理模块以STM32H743VIT6处理器为核心,集成24位ADC(ADS1278)和16位DAC(AD5689),实现信号的高精度采样与处理;输出模块通过运算放大器驱动,提供0-10V/4-20mA等标准信号输出。系统采用5V主电源供电,通过LDO稳压芯片为模拟电路提供 $\pm 2.5\text{V}$ 基准电压,数字部分采用3.3V供电,模拟与数字地通过 $0\Omega$ 磁珠隔离,降低相互干扰。

## 2.2 关键电路设计

### 2.2.1 信号放大电路

采用仪表放大器INA828设计差分放大电路，其共模抑制比（CMRR）达130dB，适合放大微弱差分信号。电路设计为可编程增益模式，通过SPI接口控制增益电阻切换，实现1-1000倍可调增益。以应变片传感器输出的10mV差分信号为例，放大至2.5V时，增益设置为250倍，此时电路噪声密度仅为1.1nV/ $\sqrt{\text{Hz}}$ ，确保小信号放大后的信噪比。

### 2.2.2 抗混叠滤波电路

根据奈奎斯特采样定理，设计四阶巴特沃斯低通滤波器，截止频率100kHz，用于滤除高于采样频率一半的信号，避免混叠失真。采用OPA2376运算放大器构建滤波网络，其单位增益带宽达16MHz，满足100kHz截止频率的相位特性要求。实测该滤波器在100kHz处衰减3dB，200kHz处衰减40dB，有效抑制了高频干扰。

### 2.2.3 数字处理核心电路

处理器采用STM32H743VIT6，其ARMCortex-M7内核主频480MHz，集成FPU和DSP指令集，可高效执行数字滤波等算法。外接ADS1278ADC实现24位高精度采样，采样率最高达38.4kSPS，信噪比（SNR）123dB；AD5689DAC提供16位输出精度，建立时间5 $\mu\text{s}$ ，满足实时信号重构需求。处理器通过SPI接口与ADC/DAC通信，数据传输速率达10Mbps，确保数据实时性。

## 2 3PCB设计与优化

PCB采用4层板设计，顶层为信号层，底层为地平面，中间两层为电源层和数字地层。模拟信号路径与数字信号路径严格分离，避免串扰；ADC/DAC芯片下方铺设完整地平面，减少电源噪声影响。关键信号线（如ADC差分输入）采用差分走线，线宽10mil，间距10mil，阻抗控制为100 $\Omega$ 。电源部分采用星型接地结构，模拟地与数字地通过0 $\Omega$ 磁珠连接于一点，实测接地噪声电压从50mV降至5mV。PCB布局时，将输入滤波电路靠近ADC输入端，缩短信号路径，降低噪声拾取。

## 3 基于数字信号处理的信号调理器软件设计

### 3.1 软件系统总体设计

软件采用模块化架构，基于FreeRTOS实时操作系统开发，包含信号采集、数字处理、输出控制、人机交互四大任务模块，任务优先级设置为采集任务最高（优先级7），人机交互任务最低（优先级1）。系统初始化完成硬件驱动配置后，各任务通过消息队列和信号量实现数据交互。采样任务以10kHz频率运行，处理任务采用中断触发方式，确保实时性。系统启动后依次完成ADC校

准、滤波器系数加载、增益初始化等操作，进入主循环后实时处理采集数据并更新输出。

### 3.2 信号采集程序设计

#### 3.2.1 ADC驱动与校准

ADS1278采用SPI接口通信，程序实现了多通道同步采样控制，支持8通道并行采集。为消除ADC偏移和增益误差，设计了两点校准算法：在输入0V时采集256点求均值作为偏移校准值，输入满量程（5V）时采集256点求均值作为增益校准值，校准后ADC的微分非线性（DNL）从 $\pm 0.5\text{LSB}$ 降至 $\pm 0.1\text{LSB}$ ，积分非线性（INL）从 $\pm 1\text{LSB}$ 降至 $\pm 0.3\text{LSB}$ 。

#### 3.2.2 数据缓存与同步

采用双缓冲机制存储采样数据，每个缓冲区大小为4096字节，当一个缓冲区采集满后触发DMA传输至内存，同时启用另一个缓冲区继续采集，确保数据不丢失。采样时钟通过处理器的定时器生成，频率精度控制在 $\pm 0.1\%$ ，保证多通道采样的同步性。实测10kHz采样时，通道间相位差小于 $0.1^\circ$ ，满足相位敏感型应用需求。

### 3.3 数字信号处理算法实现

#### 3.3.1 数字滤波算法

设计了51阶FIR低通滤波器，截止频率50kHz，采用窗函数法设计系数，通过MATLAB生成滤波器系数后导入程序。滤波器采用流水线结构实现，每个采样点的处理时间为4 $\mu\text{s}$ ，满足10kHz采样率要求。实测该滤波器在50kHz处衰减3dB，100kHz处衰减50dB，与理论设计一致。同时实现了IIR带通滤波器，用于特定频段信号提取，采用双二阶节级联结构，Q值可调范围1-100。

#### 3.3.2 自适应降噪算法

基于最小均方（LMS）算法实现自适应降噪，通过参考通道采集环境噪声，主通道采集信号，算法自动调整权系数使输出误差最小。在振动信号测试中，该算法将信噪比从15dB提升至30dB，验证了其降噪效果。算法收敛速度与步长因子相关，通过动态调整步长（0.01-0.1），实现了降噪效果与收敛速度的平衡。

#### 3.3.3 自动增益控制（AGC）

设计了基于对数压缩的AGC算法，实时监测信号幅值，通过调整数字增益使输出信号维持在满量程的80%左右。增益调整步长设为0.5dB，调整速度100ms/步，避免增益突变引起的信号失真。在输入信号从100mV至5V变化时，AGC算法将输出稳定在 $4\text{V} \pm 0.1\text{V}$ ，动态范围提升20dB。

### 3.4 信号输出程序设计

#### 3.4.1 DAC驱动与平滑滤波

AD5689通过SPI接口控制,程序实现了16位数据的高精度输出,支持电压模式(0-5V)和电流模式(4-20mA)。为消除DAC输出的阶梯噪声,设计了二阶RC平滑滤波器,截止频率1kHz,使输出信号的纹波从50mV降至5mV。同时实现了输出限幅功能,当数字处理结果超过安全范围时,自动将输出钳位至安全值(如5V),保护后续设备。

#### 3.4.2 输出信号动态调整

通过接收上位机指令或本地按键输入,程序可动态调整输出信号的幅值、频率等参数。例如,在测试模式下,可生成100Hz-10kHz的正弦波信号,幅值0-5V可调,用于系统自检和校准。输出信号的频率精度控制在 $\pm 0.1\%$ ,幅值精度 $\pm 0.5\%$ ,满足大多数测试需求。

#### 3.5 人机交互程序设计

设计了基于OLED显示屏和按键的本地交互界面,实时显示当前增益、滤波参数、信号幅值等信息。界面采用菜单式结构,通过4个按键实现参数设置和功能切换。同时实现了USB串口通信协议,支持上位机通过串口发送指令控制调理器,上位机软件(基于Python开发)可实时显示波形、配置参数、保存数据,通信波特率设为115200bps,满足实时数据传输需求。

### 4 信号调理器性能评估

#### 4.1 性能评估指标

信号调理器的性能评估主要涵盖以下几个方面:精度、带宽、噪声抑制能力、线性度、动态范围、稳定性和响应时间。精度反映了调理器对信号的准确再现能力,带宽决定了调理器能处理的最大信号频率,噪声抑制能力直接影响输出信号的信噪比,线性度描述了输入与输出之间的线性关系,动态范围体现了调理器处理强弱信号的能力,稳定性则描述了长时间运行下性能的一致性,而响应时间则决定了调理器对输入信号变化的响应速度。

#### 4.2 测试方案设计

为了全面评估信号调理器的性能,设计了以下测试方案:(1)精度测试:通过输入已知频率和幅值的正弦波信号,比较调理器输出与输入信号的幅值差异,评估其精度。采用多点校准方法,记录各校准点处的输出

值,计算误差分布。(2)带宽测试:输入不同频率的正弦波信号,记录调理器输出信号的衰减情况,确定其带宽。特别关注带宽边缘的信号衰减,以确保信号无失真传输。(3)噪声抑制能力测试:在输入信号中叠加已知水平的白噪声,观察调理器输出信号的信噪比变化,评估其噪声抑制效果。进行脉冲噪声抑制测试,以验证其在面对突发干扰时的恢复能力。(4)线性度测试:通过输入不同幅值的信号,记录调理器输出值,拟合输入输出曲线,计算线性度误差。对于非线性误差较大的情况,采用数字非线性校正算法进行补偿,并重新测试线性度。(5)动态范围测试:在调理器输入端施加从最小可检测信号到最大不失真信号的连续变化信号,记录输出信号的动态范围,并观察其在极端条件下的表现。(6)稳定性测试:在长时间连续运行下,监测调理器输出信号的稳定性,记录信号幅值、频率等参数的漂移情况。在不同环境温度和湿度条件下进行稳定性测试,以评估其环境适应性。

#### 4.3 性能测试与结果分析

按照上述测试方案,对信号调理器进行了全面测试。结果表明,调理器在精度、带宽、噪声抑制能力、线性度、动态范围等方面均表现优异,满足设计要求。特别是在噪声抑制和线性校正方面,采用数字信号处理技术后,性能有了显著提升。同时,调理器在长时间运行和不同环境条件下的稳定性表现良好,验证了其可靠性和环境适应性。

#### 参考文献

- [1]叶文静,陶子然,黄富传,丁瑶.基于魂芯二号的某数字信号处理系统DAM模块中的算法实现[J].中国集成电路,2021,30(10):42-45+62.
- [2]张保,刘世颖,张华冲,顾旭,于浩洋.基于Storm的数字信号流式处理平台的研究与实现[J].无线电工程,2021,51(09):955-962.
- [3]刘浩,沈荣生.数字信号处理技术在5G通信中的应用探析[J].无线互联科技,2021,18(16):1-2.
- [4]于利喜,武者东.通信领域中数字信号处理技术的应用[J].数字技术与应用,2020,38(08):13-15.