

基于全数字锁相环的电力系统高精度同步时钟

李鹏程 王翔 赵梓宏

内蒙古电力(集团)有限责任公司通信分公司 内蒙古 呼和浩特 010000

摘要: 国产北斗卫星导航系统和美国全球定位系统(GPS)等多种卫星授时系统(下文统称卫星时钟)可提供全天候授时信号,授时精度高,且具有广域时间同步性能好、不受地理和气候等条件限制、应用简单等优点,在电力系统广域测量、故障行波定位等领域得到了越来越多的应用。基于卫星时钟的精确时间同步技术受到广泛关注。全数字锁相环通过动态误差补偿和抗干扰设计,解决了卫星授时不稳定与设备间时钟偏差的核心痛点,成为保障电力系统故障精准定位、继电保护可靠动作及新能源高效消纳的关键技术。其高精度、高可靠特性是构建智能电网时间基准体系的基石。

关键词: 全数字锁相环; 电力系统; 高精度; 同步时钟

虽然卫星时钟有着较高的授时精度和良好的广域时间同步性能,但在卫星失锁等情况下,秒脉冲误差可达几十微秒甚至上百微秒;同时卫星时钟信号在传播过程中会受到各种电磁干扰,严重时可能导致信号中断;其精度与稳定性难以满足保护监控等领域的时间同步要求。所以在利用卫星时钟作为广域时间同步源时,要考虑卫星时钟信号的可靠性问题,特别是卫星时钟失效后的时间同步精度。

1 全数字锁相环同步时钟工作原理

全数字锁相环(ADPLL)在电力系统同步时钟中的工作原理是通过闭环反馈控制实现本地时钟信号与电网参考信号(如工频电压过零点)的高精度相位同步,具体流程如下:

1.1 核心组成模块。数字相位检测器(DPD):比较电网参考信号(如50Hz正弦波)与本地时钟反馈信号的相位差,输出数字误差信号(如超前/滞后脉冲或数字码)。数字环路滤波器(DLF):对相位误差信号进行滤波,滤除高频噪声和干扰,并调节环路动态响应(如带宽、稳定性),输出平滑的控制量。数控振荡器(DCO):接收滤波后的控制信号,动态调整输出时钟频率(如通过分频系数或脉冲插入/扣除),使本地时钟逼近参考信号频率。

1.2 工作流程。相位检测:电网参考信号(如电压过零点)与本地分频时钟输入DPD,生成表征相位差的误差信号(例如异或门输出占空比反映相位偏移)。误差滤波:DLF对误差信号积分和低通滤波,消除随机抖动,生成稳定的控制电压数字量。频率调整:DCO根据控制量调节输出频率:相位超前:减少分频系数或扣除脉冲(降低本地频率)。相位滞后:增加分频系数或插入脉

冲(提高本地频率)。闭环锁定:经多次调整后,本地时钟与参考信号相位差趋于恒定,频率精确同步,环路进入“锁定”状态。

1.3 电力系统应用优势。抗干扰性:数字滤波抑制电网谐波噪声,适应复杂电磁环境。无漂移:无模拟器件温漂影响,长期稳定性高。灵活集成:支持FPGA/ASIC实现,易于与保护装置、PMU等协同。快速跟踪:毫秒级响应电网频率波动(如 $\pm 2\text{Hz}$ 突变),确保同步精度(通常 $\pm 1\mu\text{s}$)。

1.4 关键性能指标。捕获范围,最大初始频差锁定能力,由DCO调节范围决定;稳态相差,锁定后残余相位误差,DLF积分环节消除稳态误差;同步保持时间,参考信号短暂中断时维持同步的能力,依赖本地振荡器稳定性。全数字锁相环通过数字化处理替代传统模拟电路,显著提升了电力系统时钟同步的精度与可靠性,为智能电网的实时监控与控制提供了关键技术支撑。

2 全数字锁相环高精度同步时钟特点

全数字锁相环(ADPLL)高精度同步时钟在电力系统中的应用具有以下核心特点,综合了高精度授时、强抗干扰性及动态适应能力:

2.1 高精度与低误差特性。卫星授时模式,秒脉冲同步误差 $\leq 100\text{ns}$,广域时间同步误差 $< 10\text{ns}$,满足电力系统 μs 至 ns 级同步需求。守时模式,卫星失效1小时内守时误差 $\leq 180\text{ns}$,显著优于传统模拟锁相环方案。通过历史分频数据预测晶振频率漂移,抑制累积误差。误差互补机制,卫星时钟(随机误差大但累积误差小)与晶振时钟(随机误差小但存在频率漂移)互补融合,提升长期稳定性。

2.2 强抗干扰与可靠性。全数字架构优势,无模拟

器件温漂与电压敏感性，避免传统模拟锁相环的噪声敏感性。可编程噪声抑制，数字环路滤波器动态优化环路带宽，有效滤除电网谐波、电磁干扰等高频噪声。三重冗余设计，支持北斗/GPS双模授时，兼容IEEE 1588 (PTP) 网络时钟，形成“卫星+晶振+网络”冗余架构，提升系统容错能力。

2.3 动态性能与灵活性。快速响应能力，毫秒级跟踪电网频率波动（如 $\pm 2\text{Hz}$ 突变），确保同步精度稳定在 $\pm 1\mu\text{s}$ 内。自适应参数调整，采用流水线技术或机器学习算法，动态调节数字滤波器参数，兼顾锁相速度与稳态稳定性。多协议兼容性，扩展支持IRIG-B、PTP等电力常用同步协议，适应变电站、新能源场站等复杂环境。

2.4 技术实现与经济性。数控振荡器（DCO），FPGA实现流水线处理，降低延时；芯片级集成（如赛思时钟芯片）可输出抖动 $< 0.3\text{ps}$ 。数字环路滤波器，可编程IIR/FIR滤波器，抑制相位抖动；支持PI控制算法降低电路复杂度。失锁容错机制，自校正控制器利用温度、历史数据预测分频系数，维持守时精度。

2.5 电力系统核心价值。关键设备同步：为PMU、继电保护、故障录波提供精准时间基准，确保事件顺序记录（SOE）准确性。智能电网支撑：保障新能源并网调控、广域测量系统（WAMS）的频率控制与电压稳定性。长期成本优化：全数字方案易于ASIC/FPGA集成，降低维护成本与功耗。

3 全数字锁相环的电力系统高精度同步时钟重要性

全数字锁相环（DPLL）在电力系统高精度同步时钟中的应用具有显著的重要性，主要体现在以下方面：

3.1 提升时间同步精度与可靠性。误差动态修正，DPLL能够在卫星授时正常时，通过相位跟踪实时消除晶振累积误差；卫星失效时，则利用历史分频数据预测修正误差，保障时钟长期稳定运行。抗干扰能力增强，相比模拟锁相环，DPLL对电路噪声容忍度更高，且易于集成复杂算法，减少了温度漂移和电源波动的影响，输出相位噪声更低。

3.2 支撑电力系统安全稳定运行。故障快速定位，电力系统依赖微秒级时间同步实现行波测距，DPLL的高精度时钟可准确记录故障发生时刻，定位输电线路故障点，缩短故障排查时间。保护装置协同动作，继电保护需严格时序控制，DPLL确保多设备在故障时按预设逻辑顺序动作，避免误动或拒动，防止事故扩大。新能源并网稳定性，风电/光伏电站通过DPLL同步时钟协调逆变器控制，实时跟踪电网频率波动，提升间歇性电源的消纳能力。

3.3 突破传统授时技术局限。解决多源时钟不一致问题，传统GPS/北斗授时设备因品牌差异导致站间时间不同步，DPLL通过统一本地时钟源（如恒温晶振OCXO）消除设备间偏差。卫星失效时的应急保障，在卫星信号丢失（如遮挡或干扰）时，DPLL仍可维持高精度授时，避免电力系统因时间基准中断引发失控风险。

3.4 推动智能化电网升级。满足智能终端同步需求，智能电表、PMU（同步相量测量装置）等设备需毫秒级时间同步以实现数据采集一致性，DPLL技术支持“即插即用”的快速同步机制。支撑AGC/AVC精准调控，自动发电控制（AGC）和电压控制（AVC）依赖时钟同步调整机组出力，DPLL保障频率/电压波动控制在允许范围内。

4 全数字锁相环的电力系统高精度同步时钟应用

全数字锁相环（ADPLL）同步时钟在电力系统中是实现高精度时间同步的核心技术，其应用价值主要体现在以下方面：

4.1 关键设备精准授时。同步相量测量（PMU），ADPLL为PMU提供微秒级时间基准，确保广域电网动态监测数据的相位同步精度，支撑实时状态估计与稳定控制。故障分析与保护，故障录波器依赖ADPLL实现事件顺序记录（SOE），时间戳精度 $\leq 1\mu\text{s}$ ，保障故障定位准确性；继电保护装置基于同步时钟实现选择性跳闸，避免误动作。控制系统协同，分散控制系统（DCS）、能量管理系统（EMS）通过ADPLL统一时间基准，协调发电控制与负荷调度。

4.2 多源冗余授时架构。卫星-晶振互补，正常工况：利用北斗/GPS秒脉冲（误差 $\leq 100\text{ns}$ ）实时校准本地晶振，抑制累积误差；卫星失效：基于历史分频数据预测晶振漂移，1小时内守时误差 $\leq 180\text{ns}$ 。地面网络备份，兼容IEEE 1588 (PTP) 协议，在网络授时模式下实现亚微秒级同步，形成“卫星+晶振+网络”三重冗余。

4.3 技术实现优势。抗干扰性，数字环路滤波器抑制电网谐波与电磁噪声，适应变电站复杂电磁环境。提升时钟信号稳定性；动态响应，毫秒级跟踪电网频率波动（ $\pm 2\text{Hz}$ 突变），同步精度保持 $\pm 1\mu\text{s}$ 。保障新能源并网瞬时频率控制；可扩展性，FPGA/ASIC芯片级集成（如成都电科星拓方案），降低功耗与体积。适配智能电表、终端设备嵌入式部署；协议兼容，支持IRIG-B、NTP、PTP等电力常用协议，无缝接入现有系统。简化多厂商设备集成复杂度。

4.4 智能电网核心支撑新能源并网调控。为风电、光伏逆变器提供同步时钟，实现并网电流相位精准跟踪，减少谐波注入。广域测量系统（WAMS），高精度同步

时钟（误差 $< 10\text{ns}$ ）确保跨区域相量数据可比性，提升电网振荡监测能力。频率电压稳定，支撑自动发电控制（AGC）与自动电压控制（AVC），动态调整机组出力维持系统稳定。

5 全数字锁相环同步时钟相关技术与发展趋势

5.1 芯片级集成与低抖动设计。飞秒级抖动控制，采用“电荷泵采样技术”（CSS）的ADPLL芯片，通过高线性度相位检测与电容DAC误差补偿，实现60-96飞秒（fs）级时钟抖动，显著提升射频通信与毫米波系统的信号稳定性。片内集成优化，FPGA/ASIC芯片级方案（如赛思时钟芯片）减少体积与功耗，输出抖动 $< 0.3\text{ps}$ ，支撑5G/6G高速互联需求。

5.2 智能算法与自适应控制。动态参数调节，基于流水线技术与机器学习算法，动态调整数字环路滤波器参数，解决锁相速度与稳态稳定性矛盾，提升电网频率突变（ $\pm 2\text{Hz}$ ）的跟踪能力。守时误差补偿，卫星失效时，利用历史分频数据建模预测晶振漂移，1小时内守时误差 $\leq 180\text{ns}$ 。

5.3 多源冗余与协议兼容。三重授时架构，融合北斗/GPS卫星（误差 $\leq 100\text{ns}$ ）、IEEE 1588（PTP）网络时钟（亚微秒级）及高稳晶振，形成抗干扰冗余体系。多协议扩展，兼容IRIG-B、PTP、NTP等电力同步协议，适配新能源场站、智能电表等复杂场景。

5.4 核心应用场景拓展。智能电网，为PMU提供 $< 10\text{ns}$ 同步精度，支撑广域监测系统（WAMS）振荡分析，临港新区配电网PMU示范工程；新能源并网，逆变器相位精准跟踪，降低谐波注入，提升光伏/风电消纳能力，中国“十三五”智能电网规划；高频通信，18-25GHz毫

米波ADPLL芯片，实现-252dB FoM值（能效比最优），中国科大23.3GHz ADPLL芯片。

5.5 未来技术演进方向。量子时钟融合，探索与量子时钟技术协同，构建未来电力系统纳秒级时间基准。AI驱动优化，机器学习模型增强晶振漂移预测，延长守时窗口至24小时以上617。5G授时集成，兼容5G网络空口授时，支撑分布式能源实时调控。

综上所述，其时钟解决了电力系统在卫星失效、复杂电磁环境下的同步难题，成为智能电网高可靠性“时间中枢”的核心技术913。ADPLL同步时钟已成为智能电网的“时间中枢”，在卫星拒止、强干扰等极端场景下仍能维持高可靠授时，为电力系统安全运行提供底层保障。全数字锁相环同步时钟正从单一功能向“高精度-强鲁棒-智能化”多维演进，成为智能电网、6G通信及高端制造的核心时序基础设施。

参考文献

- [1]陈东.基于高精度晶振同步北斗1pps的同步相量测量装置时钟源[J].电力自动化设备,2021,31(9):111-114.
- [2]王腾.利用状态量信息的集合保护规范化判据研究[J].中国电机工程学报,2022,28(22):81-86.
- [3]石山.考虑广域信息时延影响的 H_∞ 阻尼控制器[J].中国电机工程学报,2022,28(1):30-34.
- [4]陆小基.广域测量系统的电力系统稳定控制[J].电力科学与技术学报,2022,24(2):20-27.
- [5]曾祥君,尹项根,LI K K,等.GPS时钟在线监测与修正方法[J].中国电机工程学报,2022,22(12):41-46.
- [6]李孟跃.时差型电网故障行波定位与广域行波保护方法研究[D].长沙:湖南大学,2020.