

信息工程中电子设备的低功耗设计策略

尹标迪

菏泽化工高级技工学校 山东 菏泽 274500

摘要: 随着信息技术的飞速发展,电子设备已成为现代社会不可或缺的组成部分。然而,这些设备在能耗方面的问题也日益凸显,尤其是在便携式、嵌入式及物联网设备中,低功耗设计显得更为重要。本文旨在深入探讨信息工程中电子设备的低功耗设计策略,从硬件和软件两个层面进行综合分析,以期降低电子设备能耗、提高能源利用率提供参考。

关键词: 信息工程; 电子设备; 低功耗设计; 硬件优化; 软件优化

引言

在信息技术高速发展的背景下,电子设备已经渗透到人们生活的方方面面。然而,随着设备功能的不断增强和复杂性的提升,其能耗问题也日益受到关注。低功耗设计不仅能延长设备的续航时间,还能减少能源消耗,提高设备的可靠性和稳定性,对于推动信息工程的可持续发展具有重要意义。

1 低功耗设计的必要性

一是节能环保需求:随着全球能源危机的加剧,节能环保已成为社会发展的必然趋势。低功耗设计有助于减少能源消耗,从而减轻对环境的压力。二是提高设备性能:低功耗设计可以降低设备的发热量,提高设备的稳定性和可靠性,延长设备的使用寿命。三是满足便携式设备需求:对于便携式电子设备,如智能手机、笔记本电脑等,低功耗设计意味着更长的续航时间和更好的用户体验。

2 硬件层面的低功耗设计策略

2.1 选择低功耗元器件

采用低功耗的元器件可以从根本上降低电子设备的能耗,从而提高设备的续航能力和整体效率。首先,微处理器是电子设备的核心,它的功耗直接影响到整个设备的能耗。因此,在选择微处理器时,应优先考虑那些专为低功耗设计而优化的型号。这类微处理器通常采用先进的制程技术,具有更低的漏电流和静态功耗,同时在运行时也能更有效地管理功耗。此外,一些微处理器还具备动态调整工作频率和电压的功能,以根据实际需求降低功耗。其次,存储器的选择也是关键。低功耗的存储器不仅可以减少能耗,还能提高设备的可靠性。例如,采用低功耗的DRAM或SRAM可以显著降低存储器的功耗,同时保持高性能的数据读写能力。此外,一些新型的存储器技术,如相变存储器(PCM)和阻变存储器

(RRAM),也以其低功耗和高密度的特点逐渐受到关注。除了微处理器和存储器,其他外设元器件的选择也同样重要。例如,低功耗的传感器、放大器、滤波器等可以进一步降低设备的整体功耗。这些元器件通常采用先进的节能技术和低功耗设计,以确保在保持性能的同时,最大限度地减少能耗。在选择元器件时,还需要考虑其与其他元器件的兼容性以及在整个系统中的作用。一个优秀的低功耗设计应该是元器件、电路和系统三个层次的完美结合,以实现最佳的能效比。

2.2 优化电路设计

电路设计是电子设备低功耗设计的核心环节。简化电路结构是实现低功耗设计的关键。复杂的电路结构不仅增加了能耗,还可能引入更多的噪声和干扰。因此,设计师应致力于简化电路结构,减少不必要的电路层级和组件,以降低功耗并提高电路的稳定性。例如,可以采用集成度更高的芯片,减少分立元件的使用,从而减少电路中的连接点和电阻,降低功耗。减少不必要的电路元件也是降低功耗的有效方法。每一个额外的元件都会增加电路的功耗,因此,在电路设计时,应对每个元件进行严格的评估和筛选,确保其在电路中的必要性。对于冗余或低效的元件,应予以剔除或替换为更高效的元件,以降低功耗并提高电路的整体性能。采用低功耗的电路设计技术也是至关重要的^[1]。例如,可以采用低功耗的逻辑门电路、低功耗的运算放大器等低功耗元件,以降低电路在工作过程中的功耗。同时,还可以采用先进的电源管理技术,如动态调整电源电压、采用开关电源等,以进一步提高电路的能效。除了上述方法,还可以通过优化布线设计、降低电源噪声、提高电源效率等手段来进一步降低功耗。例如,合理的布线设计可以减少信号传输过程中的损耗和干扰,从而降低功耗;降低电源噪声可以减少电路中的误操作和功耗浪费;提高电

源效率则可以直接减少能耗。

2.3 电源管理策略

在电子设备中，电源管理是降低功耗的关键技术之一。智能电源管理技术通过动态地调整电源电压和工作频率，根据设备的工作负载实时进行优化，以达到显著的节能效果。其中，动态电压和频率调整（DVFS）技术是一种广泛应用的智能电源管理策略。DVFS技术的核心思想是，根据处理器的工作负载动态调整其工作电压和频率，从而在满足性能需求的同时最小化能耗。具体来说，当处理器的工作负载较轻时，DVFS技术可以自动降低处理器的工作电压和频率，从而减少能耗。相反，当处理器的工作负载增加时，系统会自动提高工作电压和频率，以确保处理器的性能需求得到满足。这种动态调整不仅可以实时响应处理器的工作负载变化，还能在保证系统性能的同时，最大限度地降低能耗。实施DVFS技术需要对处理器的性能和功耗进行精确的建模和分析，以确定最佳的电压和频率调整策略。此外，还需要设计高效的电源管理系统，以确保处理器能够在不同的工作负载下平滑地过渡，避免出现性能波动或功耗浪费。除了DVFS技术，还有其他智能电源管理技术，如根据系统需求动态开启或关闭某些功能模块，或者根据设备的使用模式预先设定不同的电源管理策略。这些技术都可以进一步提高电子设备的能效，延长设备的续航时间。

3 软件层面的低功耗设计策略

3.1 优化软件算法

在软件层面，通过改进和优化算法，可以有效减少CPU的运算负担，进而降低功耗。这一策略在嵌入式系统、移动设备以及服务器等领域都具有重要意义。具体来说，优化软件算法主要包括以下几个方面：（1）减少冗余计算和数据处理：许多软件在运行时都会进行大量重复或不必要的计算，这不仅浪费了CPU资源，还增加了功耗。通过对算法进行优化，可以避免这些冗余计算，提高运行效率。例如，在图像处理或数据分析等任务中，可以采用更高效的算法或数据结构，减少计算量。（2）利用高效算法替代低效算法：针对特定的计算任务，选择更高效的算法可以显著降低CPU的运算负担。例如，在排序、搜索等常见任务中，存在多种算法可供选择。通过比较不同算法的时间复杂度和空间复杂度，选择最适合当前任务的算法，可以在保证性能的同时降低功耗。（3）合理安排任务调度：在多任务环境中，合理的任务调度策略可以有效降低功耗。例如，可以将计算密集型任务安排在CPU负载较低的时段执行，避免CPU长时间高负荷运转。此外，还可以利用操作系统的

休眠和唤醒机制，让CPU在空闲时段进入低功耗模式^[2]。

（4）引入并行计算和分布式计算：对于计算量较大的任务，可以考虑引入并行计算或分布式计算技术，将任务分解为多个子任务并分配给多个处理单元同时处理。这样不仅可以提高计算速度，还能有效降低单个处理单元的功耗。

3.2 利用中断技术

在嵌入式系统和计算机系统中，中断技术是一种由硬件设备或软件生成的一种信号，用于通知CPU有某个重要事件需要处理。这项技术对于低功耗设计至关重要，因为它允许设备在等待某些外部事件或内部事件发生时进入低功耗模式，从而降低功耗。具体来说，当设备需要等待某个外部事件（如用户输入、传感器数据变化）或内部事件（如定时器到期）时，而不是持续轮询或保持全速运行状态，它可以配置相应的中断。一旦事件发生，中断信号会触发CPU从低功耗模式中唤醒，快速处理该事件，然后再次进入低功耗模式。中断技术的合理利用可以显著降低设备在等待事件发生时的功耗消耗。这是因为，在没有中断的情况下，设备可能需要持续运行并检查事件是否发生，这称为轮询。轮询不仅消耗大量的CPU资源，还会导致不必要的功耗。相比之下，中断驱动的方式允许CPU在事件未发生时进入休眠或低功耗模式，从而大大降低功耗。此外，现代处理器和微控制器通常支持多种中断优先级和嵌套中断，这进一步提高了系统的响应性和效率。通过合理配置这些中断，可以确保重要事件得到及时处理，同时最大限度地减少功耗。为了实现最佳的低功耗效果，开发人员需要对中断进行精细地管理和配置。这包括选择合适的中断源、设置合理的中断优先级，以及优化中断处理例程等。通过这些措施，可以在保证系统性能的同时，最大限度地降低功耗。

4 层次化的低功耗设计方法

4.1 系统级低功耗技术

系统级低功耗技术是从整体系统设计和架构的角度出发，通过软硬件的协同设计，达到降低功耗的目的。这种技术不仅关注单一的硬件或软件优化，而是将两者紧密结合，实现功耗的最优化控制。软硬件划分是系统级低功耗技术的核心策略之一。在传统的系统设计中，硬件和软件往往是分开考虑的。但在低功耗设计中，我们需要重新审视这种划分。通过将部分软件功能硬化，即用硬件来实现原本由软件完成的功能，可以提高执行效率，从而降低功耗。例如，一些计算密集型或实时性要求较高的任务，可以通过硬件加速器来实现，以减少

CPU的运算负担和功耗^[3]。此外,整合领域专用模块也是系统级低功耗技术的重要手段。领域专用模块是针对特定应用领域优化的硬件模块,它们能够高效地完成特定任务,从而降低功耗。例如,在图像处理领域,可以使用专用的图像处理模块来替代通用的CPU或GPU进行计算,以提高处理速度和降低功耗。

4.2 体系结构级低功耗技术

体系结构级低功耗技术是深入到计算机系统的核心设计,通过改进和优化硬件架构,以达到降低功耗的目的。这些技术涉及计算机系统的各个关键部分,从处理器到内存,再到总线和其他外设。多电压供电是一种有效的低功耗技术。在一个芯片上,不同的功能模块可能需要不同的工作电压。通过为这些模块提供不同的供电电压,可以确保每个模块都以其最低功耗状态运行。例如,对于某些不常使用的模块,可以降低其供电电压以减少漏电功耗。门控电源技术是通过关闭不需要的功能模块的电源来降低功耗。当某个模块不工作时,通过门控电源可以完全切断其电源,从而消除该模块的静态功耗。门控时钟技术则是通过关闭不活跃的功能模块的时钟信号来减少动态功耗。时钟信号是驱动数字电路工作的关键,关闭不必要的时钟信号可以显著降低功耗。除了上述技术外,体系结构级低功耗技术还包括诸如数据通路优化、存储系统优化等策略。这些策略旨在提高数据处理效率,减少不必要的数据移动和存储访问,从而降低功耗。

4.3 寄存器传输级低功耗技术

寄存器传输级(RTL)低功耗技术主要关注的是在数字电路设计中,如何通过优化信号传输和状态编码来降低功耗。在这一层面,减少信号跳变次数是一个核心目标,因为每一次信号跳变都意味着能量的消耗。总线反转技术是一种有效的RTL低功耗方法。在数据传输过程中,如果连续的数据传输之间只有少数位发生变化,那么通过使用总线反转,即只传输发生变化的位,可以显著减少信号的跳变次数。这种方法特别适用于总线宽度

较大、数据传输频繁的场景。例如,当总线上连续传输的数据只有少数几位不同时,通过总线反转技术,可以只翻转那些发生变化的位,从而降低功耗。状态机编码风格的优化也是RTL低功耗技术的重要组成部分。在数字系统中,状态机是控制逻辑的核心,其编码方式直接影响到功耗。传统的二进制编码方式可能导致状态转换时多位同时跳变,增加功耗^[4]。因此,采用优化的编码风格,如格雷码,可以确保在状态转换时只有少数位发生变化,从而减少功耗。格雷码的特点是两个相邻的数值只有一位二进制数不同,这使得在状态转换时,信号的跳变次数最小化。除了上述技术外,RTL低功耗技术还包括信号线宽度的优化、逻辑门的优化等。这些技术都是通过减少不必要的信号跳变来降低功耗。例如,通过合理设计信号线的宽度,可以避免不必要的功耗浪费;通过优化逻辑门的设计,可以减少门电路的开关活动,从而降低功耗。

结语

低功耗设计是信息工程中电子设备设计的重要趋势。本文从硬件和软件两个层面,以及层次化的设计方法出发,详细探讨了电子设备的低功耗设计策略。这些策略不仅有助于延长设备的续航时间,还能提高设备的稳定性和可靠性,为推动信息工程的可持续发展提供了有力支持。未来,随着技术的不断进步和创新,低功耗设计将在信息工程中发挥更加重要的作用。

参考文献

- [1]张武斌.硬件系统的低功耗设计分析[J].集成电路应用,2023,40(01):14-17.
- [2]于建.面向OFDM应用的低硬件开销低功耗64点FFT处理器设计[J].电讯技术,2020,60(03):338-343.
- [3]胡明,王强.先进材料在新型电子器件中的应用研究[J].电子器件与材料,2020,38(2):56-62.
- [4]王美琪,张婉洁,郁洋等.新工科建设背景下机械电子工程专业优化研究——以铁路行业院校专业为例[J].教育教学论坛,2022(15):25-28.