

半导体集成电路可靠性测试及其数据处理方法

尹 研

中国汽车工程研究院股份有限公司 重庆 401121

摘要: 随着集成电路制造工艺的飞速发展,以集成电路为代表的集成电路尺寸越来越小,电路结构和制造过程也越来越复杂。同时,由于加工误差等因素,其可靠性也开始变得越发不稳定。因此,为保证 IC 制程的可靠性、降低评估成本和相关费用,越来越多的半导体 IC 制造企业纷纷开展晶圆级可靠性测试。可靠性工程要利用现代科技,从整体上考虑产品的功能,采用专业的技术方法,力求降低产品故障率,保证系统的正常工作。在晶圆级可靠性测试中,常用的测试方法有:热载电流注入测试,电迁移测试等。

关键词: 半导体集成电路; 可靠性测试; 数据处理方法

引言: 随着我国经济的持续发展和科技水平的提高,各产业对半导体 IC 产品的质量要求也各不相同,但也都很高。这也对半导体集成发展起到了一定的推动作用,从目前我国的发展情况来看,半导体集成电路的发展正朝着高精度的方向发展,但随着各个行业的飞速发展,对生产的要求也在不断提高,目前的制造技术和工艺都要比以前更加复杂。因此,为了更好地检验半导体集成电路的可靠性和合格性等,必须采取切实的措施来检测和分析半导体集成电路的可靠性,从而减少相关的费用和程序。

1 集成电路工作原理及影响集成电路可靠性的主要因素

集成电路(Integrated Circuit,通常简称IC)也被称作集成电路。它是一种先进的微电子设备,它是一种把许多微型元件整合到一个芯片上。一般以硅作为基材,N型和P型半导体及P-N结是在其上通过扩散或渗入工艺而形成的。把各种电子元件集中在一个硅晶片上以完成一个特殊的功能。在电子器件中,它起着计算、存储等作用。集成电路是二十世纪最重大的发明之一。集成电路是一种用一种半导体材料作为衬底,把两个或更多的组件以及一些或所有的互连线路集成在一块基板上或基板上,从而实现一定的电子功能的中间产品或成品。;其核心原理是利用半导体材料中的电子、空穴的导电性进行传导,并在其内部产生电流,再由引线和管脚向外传输电流,从而完成器件及系统的基本功能。

集成电路的类型通常按照电子部件(例如,包含晶体管)的数目来划分:SSI(Small Circuit),晶体管数10~100;MSI(中型集成电路),晶体管数100~1,000;LSI(大规模集成电路),晶体管数1,000~10,000;VLSI(超大规模集成电路)等。就其应用而言,有许多种

类,例如:如音频集成电路,音乐集成电路,运放集成电路,解码集成电路等。

半导体 IC 的种类很多,它们在原理、设计、工艺等方面都有共性,也有各自的特色。其故障除与制造工艺及等级相关外,还与应用过程中外加的电应力及工作环境有关。研究表明:(1) I类:内部故障主要由工作过程中过电应力导致的故障、芯片材料故障和工艺故障导致的故障。(2) 类型 II:外部失效包括封装失效和内、外引线失效。当晶片制程技术逐渐成熟,流水线上的控制功能也逐渐加强,第一类错误将会逐渐减少。然而,随着集成电路的发展,其应用领域日益广泛和复杂,对器件的封装工艺提出了更高要求。因此,总体的发展趋势是:芯片内破坏的数量在逐渐减少,而外部破坏则越来越明显。

2 半导体集成电路的可靠性测试

2.1 半导体的可靠性测试概述

半导体集成电路的可靠性测试是确保其性能稳定、工作持久且满足应用需求的关键环节。随着科技的飞速发展,半导体集成电路在各个领域的应用日益广泛,对其可靠性的要求也越来越高。因此,对半导体集成电路进行全面的可靠性测试至关重要。

可靠性测试旨在评估半导体集成电路在各种工作条件下的性能表现,包括高温、低温、高湿度、振动等极端环境。通过这些测试,可以及时发现潜在的设计缺陷和制造工艺问题,为后续的改进和优化提供依据。

在可靠性测试过程中,需要采用多种测试方法和手段。例如,通过施加不同等级的电压和电流,可以测试集成电路的电气性能;利用加速老化测试方法,可以模拟集成电路在实际使用中的老化过程,从而预测其使用寿命;此外,还可以通过高低温循环测试、机械冲击测试等手段,全面评估集成电路的环境适应性。

为了提高半导体集成电路的可靠性,除了进行严格的测试外,还需要在设计 and 制造阶段采取一系列措施。例如,优化电路结构、提高材料质量、改进封装工艺等,都可以有效提升集成电路的可靠性。

总之,半导体集成电路的可靠性测试是确保其性能稳定、工作持久的关键环节。通过全面的测试和优化措施,我们可以不断提升半导体集成电路的可靠性,为各个领域的应用提供更加稳定、可靠的技术支持。

2.2 半导体集成电路工艺的可靠性

要使半导体电路的可靠性最大程度地得到改善,就必须要目前的生产工艺上,持续地进行技术突破,不断地完善制造工艺,吸取国内外的先进的理论与实践知识,并将半导体研究方面的优秀人才与队伍引入进来,为提高半导体制造工艺和可靠性提供根本保证。要提高 IC 制造水平,首先要了解其可靠性的主要原因,然后在制造工艺中采取相应的措施来避免其发生,达到实时监控半导体 IC 的可靠性的目的。并利用产品标准程序和产品数据等有关指标作为测试的辅助工具,保证了产品的可靠性。在此基础上,对半导体产品的生产工艺进行了研究与评价,主要有两个方面:一是产品生命周期,二是品质达标标准。这是因为,产品的品质与生命周期的长短,都会对使用者的经验产生直接的影响。为了更好地满足用户的要求,对产品的可靠性提出了更高的要求。在产品生产中,微电子器件的设计和制备非常关键,要对其进行全过程的可靠性监控,并确保其测试数据的时效性、可靠性,并采用模拟的方式来检测产品的质量,确保其工作状况良好。通过一系列的测试方法和测试手段,为提高半导体 IC 的可靠性提供了可靠的保证。最终的成品,不可避免地要经历储存和运输的过程,选择密封处理、小心搬运的方式,可以极大地确保产品的完整与可靠。

2.3 评价半导体元件可靠性保持的时间

随着现代化的来临,半导体已成为人们日常生活中不可或缺的一部分,经过加工和包装,已逐步成为现代社会不可或缺的一部分。然而,半导体的品质也有其自己的评价准则,高可靠的半导体是保证后续生产顺利进行的关键。在现代社会,人们对电子产品的依赖性日益增强,而作为其基本构成部分的半导体集成电路,为了方便人们的生活,更好地为消费者提供服务,提高半导体的可靠性,必须加大对制造工艺的研究。一般来讲,工作人员都是采用可靠性评价的方式来评价产品的质量等,采用模拟化的方式来使用产品,详细地记录产品的运行状态,以产品的使用寿命、中断次数等为主要内

容,根据半导体的工作状态来分析产品的总体可靠性指标。在分析时特别要加强对半导体的使用寿命的检测分析,由于用户对产品的使用感觉通常只根据使用周期进行简单的判断,为了保证用户体验的良好,可以适当降低运行速度,提高产品的使用寿命,但是,由于半导体的使用寿命在某种程度上也会受使用环境的影响,因此,在成品中添加一些使用说明和防范措施,对于保证产品的可靠性非常重要。

3 注入热载流的测试数据技术和处理数据方法

3.1 注入热载流子的测试

在半导体集成电路可靠性的评估中,其中一个关键环节是将热载流子引入到半导体制造工艺中,通过热载流子的介入,观测其费米能级随真实能量的变化。众所周知,在半导体集成电路中,由于原始电压的残留,导致了热载流子的漏电极限,在芯片的周围形成了一个强度很高的电场,当电荷进入到芯片中后,由于高能的原因,会产生热载流子,进而出现新的电子空穴,从而导致芯片的可靠性下降。因此,若在外加强电场时,热载流子将加速离子化,并持续提升能级直至稳定。因此,保证了在反应全过程中,热载子的各种特性指数始终保持较高的稳定性。

3.2 处理数据的方法

在半导体型 IC 的元件中,对于热载流子的测试方法,热载流子的处理方法,已经有了标准化的规范。一般地,变化量的电性参数会随着时间变化,并逐步演化成幂函数关系,表达公式为 $Y(f) = C_{tn} \cdot Y(t)$, 可以表示随时间变化随时间而改变的电性参数。

在测试热载流子时,通过对数据进行处理,获得热载流子的试验数据,其表达式为 $\ln Y(f) = n \ln t + \ln C$, 并根据所得到的结果,计算出各参量 n 、 c 的具体值。一般来说,在完成了热载流子的测试之后,在整理相关的测试数据的时候,要根据预先设定的参数的数值,对电学参数出现的变化进行深度的计算,直到与预定的数值和时间一致为止。在热载流子实验中,对不同的试样,其测试时间是不同的,从而可以对被测热载流子的寿命进行预测。

4 栅氧化层测试以及数据处理方法

栅极氧化物层的形成,是一个非常重要的环节。随着 IC 尺寸的增大和器件尺寸的减小,栅极氧化物层的厚度也在持续降低。因为栅极氧化物层的重要性,栅极氧化物的可靠性也受到了广泛关注,其中最受关注的就是栅极氧化物的缺陷浓度和介质击穿问题。对栅极氧化物进行可靠性试验,主要采用带连接介质的穿击法和斜压

试验。其中,倾斜电压测试意味着将一个线性斜坡电压施加到栅极之上,直到这个电压穿透了氧化物层。斜流试验与斜压试验稍有不同,它是通过将特定的斜率电流施加于栅极,直至可穿透氧化物层。采用斜率电阻法和斜率电流法来测定栅极氧化物层的缺陷浓度。比如,在倾斜电压测试中,通常是将倾斜电压测试限定在某一电压基准范围内,若测试样品被击穿时的电压低于预先设置的电压基准,则可判定为氧化层中存在某种缺陷,从而可以进一步判定栅极氧化层无效。如果按照JESD35中的标准,利用泊松分布的成品率公式,可以得到: $Y = e^{-DoA}$, 这里, Y 是成品率,它还可以看作是(有效样本数)/(总测试样本数), A 是被测样本的面积, Do 是需要算出的缺陷密度。在使用斜率电流和斜率电压对成品进行了多次试验之后,应该计算出 Y 的数值(成品率),并且用 A 的数值(试验样本的面积)来获得 Do (缺陷密度值)。如果 Do 的值超过了设定的条件,那么这个测试就会失败。

表1 电源变化关系说明

符合比例范围	与电源变化关系
50%-55%	符合比
56%-80%	弱正比、弱反比
80%-100%	强正比、强反比

然后,进行了介质击穿试验。这个实验是指时间相关介质击穿。介质击穿试验是这样进行的:首先,在栅氧层内加上一个小的本征场强度,这是不会引起内禀击穿的,但如果在施加电应力的时候,氧化层会有一些缺陷,过一段时间就会发生击穿。在同一时刻,相应的栅极氧化物的击穿是制约 IC可靠性评估的一个关键问题,通常认为,击穿是由于硅氧化物内部的电场超出了临界值,从而导致了电荷积聚。在现阶段,我们可以把整个氧化过程分成两个阶段,即构筑损耗期和崩溃期。其中,构筑磨损阶段当中,由于二氧化硅的界面处于电场作用下,内部的缺陷会逐渐积累。当积累到一定程度后,某个部位的缺陷数量就会达到某个阈值,从量变引起质变,一举突破。在电流和高温的双重影响下,氧化层很快就会被击穿。因而,构筑损耗期的长度决定了栅氧介质击穿试验的年限。

5 电迁移测试以及处理方法

随着集成电路尺寸的增大,互连结构的尺寸越来越

小,互连电流密度越来越大,电迁移测试逐渐成为一个重要的研究课题。在物理现象中,集成电路中的电迁移现象具体表现为:在实际制造和试验的过程中,有电流流过金属间的互连,在这些互连中,金属阳离子会按照导体的质量来进行电子的输运,从而导致了在导体内部的一些空间中产生诸如空穴、晶须等奇异的物理现象。在现实生活中,集成电路中的电迁移主要受“强电子风”的影响与作用,当电子从负电极流到电源的正极时,会与某种能量发生碰撞,金属阳离子首先会在正极上不停地运动,而负极却会产生一些空位,这样就会不断地积累,而造成金属的短路,而在阳极上的金属离子的积聚会导致金属线的须状现象,并且很有可能导致周围的金属线短路。

电迁移测试主要有芯片级测试和封装级测试两种。芯片级测试通常在芯片制程工艺完成后进行,其优点是测试周期短,可以快速得到测试结果,主要用于监测生产线的稳定性。封装级测试则更准确地反映芯片在实际使用时的寿命,但测试周期较长。

针对电迁移现象的处理方法主要包括优化电路设计、选用高质量的材料和工艺、以及采用先进的封装技术等。通过这些措施,可以有效地降低电迁移对器件性能的影响,提高微电子器件的可靠性和稳定性。

结语:可靠性是衡量半导体 IC产品品质与性能的一个重要标准。因此,在确定可靠度时,必须要有具体的测试环境,以降低人为因素的影响。因此,在 IC产品的制造工艺中,要提高其可靠性,就必须对其进行各种测试,以提高其可靠性。采用现代科技,将有效的资料整理与处理方式,对产品的可靠性进行评价。

参考文献

- [1]陈耿.半导体集成电路可靠性测试及数据处理方法[J].电子测试,2017(15).
- [2]杨俊艳.大功率半导体元器件可靠性分析[J].科技风,2018(04):60.
- [3]邓春茂.集成电路可靠性因素分析[J].军民两用技术与产品,2017(02).
- [4]赖文龙.N半导体材料公司质量管理改进[D].华南理工大学,2018.
- [5]王士江.半导体集成电路可靠性测试及数据处理方法分析研究[J].科技与创新,2018(07):143-144.