基于改进DSOGI的电网电压锁相及谐波抑制方法研究

张 礼 神华准格尔能源有限责任公司 内蒙古 鄂尔多斯市 010300

摘 要:针对双二阶广义积分锁相环(dual second-order generalized integrator phase-locked loop, DSOGI-PLL)在含多次谐波电网下锁相效果不理想的问题,通过建立电网电压数学模型,分析锁相误差产生的原因,提出一种基于重复控制内模的改进DSOGI-PLL方法。该方法通过在DSOGI-PLL中嵌入重复控制内模,将周期性累加的各次谐波信号通过50Hz陷波器分离出来,通过反馈积分环节进行实时跟踪最终将谐波全部滤除,滤除谐波后的基波信号通过DSOGI-PLL进行正负序电压分离,从而准确锁定基波相位角。最后,通过与传统锁相方法的仿真对比试验表明,所提锁相环可在含有多次谐波电网中快速准确提取相位信息、消除谐波,验证了该方法的有效性。

关键词:双二阶广义积分锁相环;谐波;重复控制内模

1 引言

并网逆变器是各种分布式电源接入电网中的装置,而锁相技术又作为分布式电源并网的一项关键技术,如何快速准确地锁定电网电压相位,对网逆变器自身稳定性有重要意义。但在实际电网中,通常会出现频率突变和谐波污染等现象,因此对锁相技术提出了更严苛的要求[1]。

锁相技术可实时获得电网基波正序电压的相位、幅 值、频率等信息,包括过零检测[2]、递归离散傅里叶变 换等方法[3]。其中,锁相环由鉴相器、环路滤波器和压 控振荡器组成,广泛应用于电力系统。然而,上述方法 对于电网电压畸变的情况下易产生高次谐波导致失效。 考虑在理想情况下通过提取负序dg轴的直流电压分量来 锁定正、负序基波电压的相位,未考虑实际电网中大量 谐波流入时基波正序分量锁定相角的情况。发现DSOGI-PLL在电网电压谐波含量较低时可准确提取基波信号, 但在电网电压含多次谐波时,基波信号的提取会受到谐 波的影响, 出现较大波动。锁相方法可抑制2倍频谐波分 量对三相同步锁相环 (synchronous reference frame phaselocked loop, SRF-PLL) 相角检测误差的影响, 但未考虑 高次谐波对基波电压相角的影响。通过谐振器提取并滤 除电网电压中的高次谐波, 使谐振频率为交流信号的增 益为零,具有很好的高次滤波效果,但未考虑低次谐波 分量的影响。

鉴于上述问题,为抑制多次谐波对同步信号提取的影响,在传统二阶广义积分器(second order generalized integrator,SOGI)后级增加滑动平均值滤波器来消除各次谐波分量,并把PI控制改为比例控制以加快动态响应,但该方法增加了结构复杂度与运算量,并造成时间延迟。提出一种基于双二阶广义积分器锁频环(double second-order

generalized integrator frequency-locked loop,DSOGI-FLL)的多二阶广义积分器的锁相环结构,通过并联多个DSOGI模块来逐级滤除谐波,但其结构复杂。不仅可避免结构复杂以及计算量大的缺点,还可通过嵌入重复控制内模来完全消除各次谐波,准确分离电网电压基波正序分量,精确锁定相位。为此,本文在DSOGI-PLL的基础上加入重复控制内模模块,其电路结构简单,可快速准确地提取电网电压同步信号并完全滤除各次谐波。

2 改进 DSOGI-PLL

2.1 电网电压正负序分量分解

三相电网电压us利用对称分量法可分解成正序、负序和零序分量。正序和负序分量可表示为:

$$u_{\text{abc}}^{+} = \begin{bmatrix} u_{\text{a}}^{+} & u_{\text{b}}^{+} & u_{\text{c}}^{+} \end{bmatrix}^{T} = \begin{bmatrix} \boldsymbol{T}^{+} \end{bmatrix} u_{\text{abc}} (1)$$
$$u_{\text{abc}}^{-} = \begin{bmatrix} u_{\text{a}}^{-} & u_{\text{b}}^{-} & u_{\text{c}}^{-} \end{bmatrix}^{T} = \begin{bmatrix} \boldsymbol{T}^{-} \end{bmatrix} u_{\text{abc}} (2)$$

式中,
$$u_{abc}$$
为三相电网电压, $\begin{bmatrix} T^+ \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & \alpha & \alpha^2 \\ \alpha^2 & 1 & \alpha \\ \alpha & \alpha^2 & 1 \end{bmatrix}$,

$$\begin{bmatrix} \mathbf{T}^{-} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & \alpha^{2} & \alpha \\ \alpha & 1 & \alpha^{2} \\ \alpha^{2} & \alpha & 1 \end{bmatrix} \circ$$

电网电压经过Clark变换到 α β坐标系下正负序分量分别为:

$$u_{\alpha\beta}^{+} = \begin{bmatrix} u_{\alpha}^{+} & u_{\beta}^{+} \end{bmatrix}^{T} = \frac{1}{2} \begin{pmatrix} 1 & -q \\ q & 1 \end{pmatrix} u_{\alpha\beta} (3)$$

$$u_{\alpha\beta}^{-} = \begin{bmatrix} u_{\alpha}^{-} & u_{\beta}^{-} \end{bmatrix}^{T} = \frac{1}{2} \begin{pmatrix} 1 & q \\ -q & 1 \end{pmatrix} u_{\alpha\beta} (4)$$

式中: $q = e^{\frac{-j\pi}{2}}$, 为滞后90°的移相运算。

2.2 双二阶广义积分器原理

由(3)、(4)式可知,提取电网电压的正负序分量,须 先获得输入信号 u_{α} 、 u_{β} 的两相正交信号。二阶广义积分器 可实现对输入信号的90°移相,SOGI的传递函数可表示如 下:

$$\begin{cases} D(s) = \frac{v'(s)}{v(s)} = \frac{k\omega s}{s^2 + k\omega s + \omega^2} \\ Q(s) = \frac{qv'(s)}{v(s)} = \frac{k\omega^2}{s^2 + k\omega s + \omega^2} \end{cases}$$
(5)

式中:v为输入电压信号,v'、qv'为输出电压信号。 ω 为谐振频率:k为系统增益。

若输入频率为 ω_1 的正弦信号 ν ,由(5)式可知SOGI的幅频和相频特性:

$$\begin{cases} \mathbf{v}' = \mathbf{D}\mathbf{v} \\ \mathbf{q}\mathbf{v}' = \mathbf{Q}\mathbf{v} \end{cases}$$

$$|\mathbf{D}| = \frac{k\omega\omega_{1}}{\sqrt{(k\omega_{1}\omega)^{2} + (\omega_{1}^{2} - \omega^{2})^{2}}}$$

$$\angle \mathbf{D} = \arctan\left(\frac{\omega_{1}^{2} - \omega^{2}}{k\omega_{1}\omega}\right)$$

$$|\mathbf{Q}| = \frac{\omega_{1}}{\omega}|\mathbf{D}|$$

$$|\mathbf{Q}| = \mathbf{D} - \frac{\pi}{2}$$

v、v'和qv'为正弦输入、输出信号的矢量形式。

由(6)式可知,输出信号qv'总比v'滞后90°,与k、 ω 、 ω ₁的取值无关,即输出信号v'和qv'正交。当 ω = ω ₁时,输出信号v'将无静差跟踪输入信号v。以5、7次谐波为例,谐波频率段的增益为:

$$20\lg \left| H\left(-j5\omega\right) \right| = -18.9dB \, (7)$$
$$20\lg \left| H\left(j7\omega\right) \right| = -18.8dB \, (8)$$

式(7)、(8)为5次和7次谐波电压经过DSOGI作用后的衰减增益。5次负序谐波电压的衰减增益为-18.9dB,表明与实际电压中的5次、7次谐波电压相比,DSODI输出的5次、7次谐波电压分别降低了88.6%、88.5%,综上,DSOGI无法完全滤除输入电压信号中的谐波,即q轴电压分量仍会存在谐波扰动,因此,锁相环要获得准确的同步电压信号,可在分解正负序分量之前,消除谐波影响。图1为DSOGI-PLL结构框图,含正负序和各次谐波分量的电网电压信号 v_{sa} 和 v_{sp} 作为输入信号,其产生的输出信号 v'_a 、qv'、 v'_{p} 和 qv'_{p} 也包含正负序和各次谐波分量,其中DSOGI的传递函数为:

$$H(s) = \frac{U_{\alpha\beta}^{+}}{U_{\alpha\beta}} = \frac{1}{2} \frac{k\omega(s+j\omega)}{s^{2}+k\omega s+w^{2}}$$
(9)

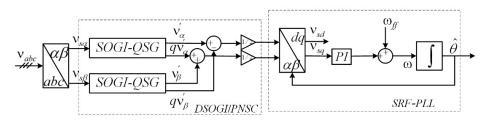


图1 DSOGI-PLL结构框图

图中, u_{sa} 、 u_{sp} 分别为两相静止 α β坐标系下电压分量, u_{sd} 、 u_{sq} 分别为两相旋转dq坐标系下电压分量, ω_{ff} 为额定电网频率, ω 为电网电压基波频率, $\hat{\theta}$ 为锁相环输出的相位。由于电网中主要存在奇次谐波,因此通常对奇次谐波进行抑制,进而使系统动态响应更好,增加鲁棒性。表达式如下:

$$G(z) = -\frac{1}{1 + O(z)z^{-N/2}}$$
(10)

式中: Q(z)通常为小于1的常数,此处Q(z)取经验值0.9,Q值越大,基波与各次谐波增益越高; $z^{-N/2}$ 为基波单位周期延时, $N=f_s/f_s$,f为基波信号的频率,f,为系统

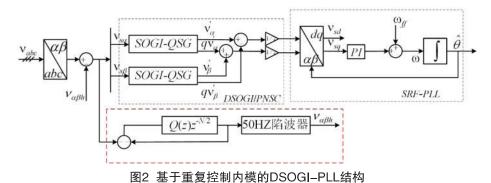
采样频率,N为z域中每个周期的采样次数,而实际电网中频率会发生变化,即N未必为整数,本文所提的改进DSOGI-PLL外部控制信号周期是采样周期的整数倍,故不讨论N为非整数的情况。设定系统采样频率为10kHz,控制频率50Hz。

2.3 基于内模的DSOGI-PLL结构

所提基于内模的DSOGI-PLL结构如图2所示,其中DSOGI-PLL的结构由SOGI-QSG、正/负序分量计算模块(positive/negative-sequence calculator,PNSC)和SRF-PLL组成。将采集到的电网电压转换到αβ坐标系下,得出的叠加波形通过50Hz陷波器将谐波分离出来,从而得到各次谐波信号,再将其负反馈到输入端,经过周期性

的信号跟踪,便可完全滤除谐波。滤除谐波后的输入电压信号通过SOGI-QSG产生正交信号,再由正/负序分量计算模块得到在 $\alpha\beta$ 坐标系下的正、负序电压分量,SRF-PLL将正序电压Park变换到dq坐标系下,通过闭环控制将

 v_q 控制为零,由SRF-PLL得到电网电压基波频率和相位角,完成锁相。电网额定频率 ω_f 作为前馈项,加速锁相环同步拉入速度,使基波频率 ω 作为SOGI的谐振频率。



3 仿真验证

为验证本文所提基于重复控制内模的DSOGI-PLL消除谐波的有效性,利用Matlab/Simulink搭建仿真模型,对DSOGI-PLL和改进DSOGI-PLL进行仿真对比。仿真模型中给定电网电压为380V/50Hz,系统采样频率为10kHz。仿真故障设置如下:t=0.4s时,分别向电网注入0.1pu的5次、7次谐波,电网电压如图3所示。电网故障下DSOGI-PLL和改进DSOGI-PLL的q轴电压及输出频率的仿真波形如图4、5所示。由图4可知,DSOGI-PLL输出频率波动范围为±1.4Hz,说明存在q轴电压交流分量,无法完全滤除谐波。根据图5,DSOGI-PLL的q轴电压波动幅值范围为±15V,该方法使q轴电压波动较大,影响系统的稳定性和精确度。需要说明的是,0.4s之前q轴电压不为0是由于故障时间选取过早,此时系统还不稳定,若仿真故障时间大于1s,则系统稳定,q轴电压为0。

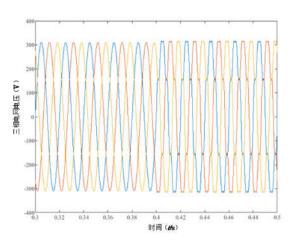
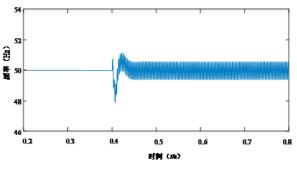
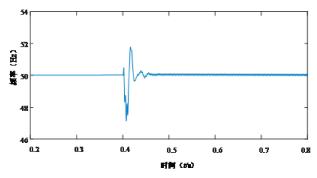


图3 三相电网电压

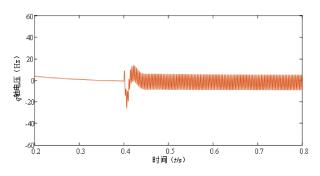


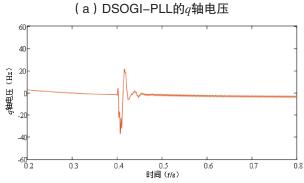
(a) DSOGI-PLL输出频率



(b) 改进DSOGI-PLL输出频率 图4 输出频率仿真波形

由图4(b)和图5(b)可明显看出,采用本文所提改进DSOGI-PLL方法通过将周期性累加的各次谐波信号经反馈积分环节可基本滤除谐波,且q轴电压波动仅为±0.8V左右,频率波动±0.05Hz,基本维持在50Hz。在t=0.4s时注入谐波,因重复控制内模固有的延时特性,q轴电压存在0.1s波动后开始滤除谐波。





(b) 改进的DSOGI-PLL的q轴电压 图5 q轴电压仿真波形

4 结束语

针对传统锁相环SRF-PLL和DSOGI-PLL存在的问题,本文提出一种改进的锁相环方法,该方法首先通过重复控制内模结构将谐波完全滤除,然后通过DSOGI-PLL进行电压正负序分离,从而精确锁定电网电压的相位。当电网频率发生突变并且存在谐波时,改进后的DSOGI-PLL可对迅速响应偏差。所提方法适用于动态电压恢复器或统一电能质量控制器等对电压变化敏感的柔性交流输电系统。

参考文献

[1]文武松,张颖超,王璐,等.并网功率变换器的 电网电压同步算法[J]. 北京:清华大学学报,2017.

[2]侯立健,朱长青,陈雅,等.基于二阶广义积分器的单相并网系统锁相技术的研究[J].电测与仪表,2016,53(13):84-89.

[3]陈巧地,张兴,李明,等. 基于基波阻抗辨识的短路比测量方法[J]. 电气工程学报,2019,14(2):7-11.