

# 超结芯片低电容设计及高频性能提升策略

荣丽华

珠海奥粤优电能源服务有限公司 广东 珠海 519000

**摘要:** 高频工况下,寄生电容成为制约超结芯片性能提升的核心瓶颈,导致开关损耗激增、稳定性下降等问题。传统低电容设计存在性能平衡不足、高频适配性差等局限,新型设计技术尚未形成系统体系。本文分析超结芯片电容构成与制约机理,探讨低电容设计原理与关键技术,提出高频性能提升多维度策略,通过仿真验证策略有效性,为超结芯片高频高效应用提供技术参考。

**关键词:** 超结芯片;低电容设计;高频性能;提升策略

引言:随着电力电子系统向高功率密度、高频化方向发展,超结芯片因优越的耐压与导通特性成为核心器件。但高频工况下,其寄生电容引发的开关损耗、电磁干扰等问题愈发突出,严重限制了系统性能升级。当前低电容设计与高频性能提升技术存在协同优化不足、多参数耦合调控缺失等短板,难以满足高端应用需求。因此,深入研究超结芯片电容特性与低电容设计技术,探索高频性能提升策略,对相关领域的理论研究与工程实践均具有重要意义。

## 1 超结芯片电容相关核心内容

### 1.1 超结芯片的电容构成及物理模型

超结芯片的电容核心构成为寄生电容,主要包括输入电容( $C_{iss}$ )、输出电容( $C_{oss}$ )和反向传输电容( $C_{rss}$ ),其中 $C_{iss}$ 由栅源电容( $C_{gs}$ )与 $C_{rss}$ 叠加而成, $C_{oss}$ 由漏源电容( $C_{ds}$ )与 $C_{rss}$ 组成。这些电容源于芯片的结构设计,如栅极与源极、漏极的重叠区域、PN结耗尽层以及介质层的边缘电场耦合。其物理模型基于电荷平衡与电场分布规律构建,需纳入超结独特的P/N柱三维耗尽效应,通过解析方法量化电容与电压的非线性关系,同时兼顾量子力学效应与短沟道效应对电容特性的影响,实现对不同工况下电容值的精准预测<sup>[1]</sup>。

### 1.2 高频工况下电容对芯片性能的制约机理

高频工况下,电容通过多路径制约超结芯片性能。一方面,电容充放电时间常数随频率升高显著增大,延长开关过渡时间,导致开关损耗激增,其中 $C_{rss}$ 引发的米勒效应会使栅压停滞于米勒平台,进一步加剧损耗并限制开关速度。另一方面,电容的非线性特性会增强电压与电流的变化速率( $dv/dt$ 、 $di/dt$ ),诱发栅极振荡与电磁干扰,降低系统稳定性。高频下电容充放电产生的额外损耗会加剧芯片温升,同时电容存储的能量无法完全回收,进一步降低能量转换效率,形成性能提升的核心瓶颈。

### 1.3 低电容设计与高频性能提升的核心目标

低电容设计与高频性能提升的核心目标是实现“低损耗-高稳定性-宽频带”的协同优化。首要目标是通过结构优化降低关键寄生电容,缩短开关过渡时间与米勒平台时长,显著降低高频开关损耗。并需平衡电容降低与导通电阻的权衡关系,在减小电容的同时保障芯片导通性能。目标还包括抑制电容非线性,降低 $dv/dt$ 与 $di/dt$ 带来的振荡和电磁干扰风险,提升芯片在高频工况下的工作稳定性,最终拓展芯片的高频工作范围,满足高功率密度应用对高效、稳定的核心需求。

## 2 超结芯片低电容设计原理与关键技术

### 2.1 低电容设计的核心原理

超结芯片低电容设计的核心原理基于电容形成的物理机制,通过调控电场分布、优化结构维度及抑制电荷耦合,实现寄生电容的精准调控与最小化,同时保障芯片击穿电压、导通电阻等核心电学性能的平衡。(1)从电容物理本质来看,寄生电容的大小与电极正对面积、介质介电常数正相关,与电极间距负相关,低电容设计需围绕这一核心关系,结合超结芯片P型柱/N型柱(P/N柱)交替排列的独特结构特性,通过减弱电荷积累、缩短电场耦合路径、优化介质材料等方式降低电容值。(2)考虑到超结芯片在高频工况下的应用需求,低电容设计需兼顾电容的非线性抑制,通过结构对称化设计减少电容随电压的波动幅度,避免因电容非线性引发的开关损耗激增与电磁干扰问题。(3)核心原理的本质是实现“电容调控-性能平衡-高频适配”的协同,即在降低寄生电容的同时,不牺牲芯片的耐压能力与导通效率,确保芯片在高频场景下的稳定高效工作。

### 2.2 超结核心结构的低电容优化设计

超结核心结构的低电容优化设计以P/N柱结构调控为核心,通过维度参数优化、结构拓扑改进等方式削弱电

场耦合与电荷积累,实现寄生电容的降低<sup>[2]</sup>。(1)在P/N柱维度优化方面,通过减小P/N柱的宽度与高度比,缩短栅极与漏极之间的电场耦合路径,同时减小P/N柱与栅极的正对面积,直接降低栅漏寄生电容;合理调控P/N柱的掺杂浓度分布,使耗尽层在反向偏置下快速扩展,减少可动电荷积累,降低电容的非线性程度。(2)在结构拓扑改进方面,采用非对称P/N柱结构设计,通过调整P/N柱的掺杂比例与分布区域,使电场集中于远离栅极的区域,削弱栅极与漏极之间的电场耦合;引入阶梯式P/N柱结构,优化纵向电场分布,减少纵向方向的电荷耦合,同时降低输出电容。(3)通过优化超结外延层的厚度与掺杂均匀性,提升耗尽层扩展的均匀性,避免局部电荷聚集导致的电容突变,进一步优化电容特性,实现核心结构低电容与高耐压、低导通电阻的协同优化。

### 2.3 寄生电容的抑制技术

寄生电容的抑制技术涵盖栅极结构优化、介质层调控、终端结构设计等多个维度,通过针对性设计减少不同类型寄生电容的产生。(1)在栅极结构抑制技术方面,采用栅极偏移设计,缩短栅极与漏极的重叠区域,直接降低栅漏寄生电容;优化栅极电极的形貌,采用窄栅宽、薄栅厚的设计方案,减少栅极与源极、漏极之间的电场耦合面积,同时降低栅源电容( $C_{gs}$ )。(2)在介质层调控技术方面,选用低介电常数的栅介质材料,替代传统高介电常数材料,根据电容与介电常数的正相关关系,直接降低栅极相关寄生电容;优化介质层的厚度与均匀性,增加栅极与沟道之间的介质层厚度,减少栅极与沟道的电荷耦合,同时提升介质层的绝缘性能,避免介质击穿问题。(3)在终端结构设计方面,采用场限环与浮空场板结合的终端结构,优化终端区域的电场分布,减少终端区域的寄生电容;通过终端区域的掺杂调控,使耗尽层充分扩展,避免终端区域的电荷积累,进一步抑制寄生电容。通过引入屏蔽电极结构,在栅极与漏极之间设置接地屏蔽层,阻断两者之间的电场耦合路径,显著降低 $C_{rss}$ ,提升芯片的高频开关性能。

### 2.4 低电容设计的性能平衡技术

低电容设计易与超结芯片的耐压性能、导通性能产生冲突,聚焦低电容设计的性能平衡技术,通过多参数协同优化实现电容降低与核心性能的兼容。(1)在耐压与低电容平衡方面,采用P/N柱掺杂浓度梯度优化技术,在靠近栅极区域降低掺杂浓度以削弱电场耦合、降低电容,在远离栅极的高压承受区域提高掺杂浓度以保障击穿电压;通过超结结构的多级耗尽设计,使耗尽层均匀扩展,既减少电荷积累以降低电容,又确保足够的耐压

余量。(2)在导通电阻与低电容平衡方面,引入复合P/N柱结构,在P柱中嵌入高导电率的掺杂区域,在降低电容的同时提升P柱的导电性能,减少导通电阻;优化沟道区域的掺杂分布,提升沟道载流子迁移率,弥补因低电容设计导致的导通性能下降。(3)采用多物理场协同仿真优化方法,整合电场、电荷、热场等多场耦合效应,建立电容、耐压、导通电阻等参数的关联模型,通过全局优化算法确定最优设计参数组合,实现低电容、高耐压、低导通电阻的多目标协同优化,保障超结芯片在高频工况下的综合性能优势。

## 3 超结芯片高频性能提升策略

### 3.1 基于低电容设计的性能提升协同策略

基于低电容设计的性能提升协同策略核心在于构建“电容调控-开关特性-损耗抑制”的联动优化体系,通过低电容设计与高频适配性结构的协同,最大化释放高频性能潜力。(1)在电容调控层面,以栅漏寄生电容和输出电容的精准降低为核心,结合超结P/N柱结构优化与栅极偏移设计,在减少电容的同时优化电场分布,避免因电容降低引发的电场集中问题。(2)在开关特性协同优化方面,通过低电容设计缩短开关过渡时间,配合栅极驱动电路的参数匹配,降低栅极充电电流与电容充放电电流的比值,抑制米勒效应导致的栅压停滞,实现开关速度与开关损耗的协同改善。该策略需兼顾导通性能的补偿,通过P/N柱掺杂浓度梯度调控与沟道载流子迁移率提升技术,弥补低电容设计可能带来的导通电阻增大问题,形成“低电容-快开关-低损耗-低导通阻抗”的协同优势,为高频性能提升奠定结构基础。

### 3.2 高频工况下的动态性能调控策略

高频工况下的动态性能调控策略聚焦于实时适配工况变化,抑制动态损耗与稳定性问题,保障芯片在宽频范围内的高效稳定工作。(1)在动态损耗调控方面,采用自适应栅极驱动技术,根据高频工况下的电压、电流变化速率,动态调整栅极驱动电压与驱动电阻,在开关导通阶段提升驱动能力以加快导通速度,在关断阶段优化驱动衰减速率以抑制电压过冲,实现动态损耗的精准控制。(2)在稳定性调控层面,针对高频下易出现的栅极振荡与电磁干扰问题,引入动态阻尼调控结构,通过集成可变阻尼电阻与寄生电感补偿单元,实时抑制高频振荡,降低电磁干扰强度。采用动态耗尽层调控技术,通过栅极辅助偏置电路实时调整超结P/N柱的耗尽层分布,在不同高频工况下维持耗尽层的均匀扩展,避免局部电荷聚集导致的动态电容突变,保障芯片动态特性的稳定性与一致性<sup>[3]</sup>。

### 3.3 多参数耦合优化策略

多参数耦合优化策略以超结芯片高频工作的多物理场耦合特性为基础,打破单一参数优化的局限性,实现全局性能的最优平衡。(1)需构建涵盖结构参数、电学参数与工况参数的多维度耦合模型,明确寄生电容、导通电阻、击穿电压、开关速度等核心参数间的耦合关系,以及这些参数与高频工况下温度、频率等外部条件的关联规律<sup>[4]</sup>。(2)在优化过程中,采用多目标优化算法,以高频损耗最小化、工作频率最大化、稳定性最优为目标,对超结P/N柱维度参数、栅极结构参数、介质层特性参数等进行全局寻优。(3)引入多物理场协同仿真技术,整合电场、电荷传输、热传导等多场耦合效应,精准预测不同参数组合下芯片的高频性能,避免优化过程中出现“局部最优”陷阱。该策略需考虑工艺波动的影响,通过参数容差优化,提升芯片高频性能的工艺鲁棒性,确保批量生产过程中高频性能的一致性。

### 3.4 高频性能提升的结构-材料协同优化策略

高频性能提升的结构-材料协同优化策略以结构设计材料与材料选型的底层协同为核心,突破单一优化路径的性能瓶颈。(1)结构-材料协同设计中,选用高迁移率半导体材料作为超结芯片沟道材料,搭配沟道界面钝化技术提升载流子输运效率,优化沟道与超结P/N柱衔接结构,减少界面电荷陷阱以降低动态损耗<sup>[5]</sup>。(2)绝缘材料与结构协同优化层面,采用低介电常数、高击穿场强的栅介质材料,结合超薄介质层与栅极堆叠结构设计,在降低栅极寄生电容的同时保障栅极绝缘性能。通过低电阻率金属材料与三维立体电极结构的协同优化,减少电极寄生电阻与寄生电感,降低高频信号传输损耗。

## 4 仿真验证与策略有效性分析

### 4.1 低电容设计方案的仿真验证

低电容设计方案仿真验证聚焦寄生电容值与性能平衡特性,通过仿真对比优化前后,  $C_{rss}$ 、 $C_{oss}$ 等关键电容

参数变化,量化电容降低幅度;同步验证不同偏置电压下电容非线性程度,评估结构优化对电容稳定性的改善效果。结合耐压测试与导通电阻仿真,验证低电容设计在不牺牲核心电学性能前提下的可行性,确保设计方案的工程适配性。

### 4.2 高频性能提升策略的有效性验证

高频性能提升策略有效性验证以高频工况为核心场景,通过仿真获取开关损耗、开关速度、电磁干扰强度等关键指标。对比不同策略下芯片在宽频范围内的损耗变化,评估协同策略对高频损耗的抑制效果;分析动态调控策略对栅极振荡的抑制作用,验证稳定性提升效果。最终通过多指标综合评估,量化策略对高频性能的提升幅度,为方案优化提供数据支撑。

结束语:超结芯片低电容设计与高频性能提升的研究兼具理论深度与工程价值,其复杂性与系统性要求多维度、协同化应对策略。本文从解析电容构成与制约机理、优化低电容设计技术,到构建多参数耦合的高频提升策略,各环节需协同发力。建立结构-材料-参数的深度协同优化体系,是释放芯片高频潜力的关键,亦是突破电容制约瓶颈、保障高功率密度电力电子系统稳定高效运行的根本路径。

### 参考文献:

- [1]张波,李泽宏,陈勇.超结MOSFET寄生电容调控与高频性能优化[J].半导体学报,2022,43(5):112-120.
- [2]王帅,刘进军,赵争鸣.低电容超结芯片结构设计 with 性能平衡技术研究[J].电工技术学报,2023,38(10):2345-2354.
- [3]李丽,陈明华,张兴.高频工况下超结器件寄生电容抑制策略[J].电力电子技术,2021,55(8):78-81.
- [4]赵刚,黄立培,孙凯.超结芯片多参数耦合优化与高频性能提升[J].中国电机工程学报,2024,44(3):1021-1030.
- [5]陈静,吴建辉,叶甜春.结构-材料协同优化的超结芯片低电容设计[J].半导体技术,2022,47(12):925-932.